



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11)Publication number: 07161665

(43)Date of publication of application: 23.06.1995

(51)Int.Cl.

H01L 21/301

(21)Application number: 05279175

(71)Applicant:

SUMITOMO ELECTRIC IND LTD

(22)Date of filing: 09.11.1993

(72)Inventor:

GOTO NOBORU

(30)Priority

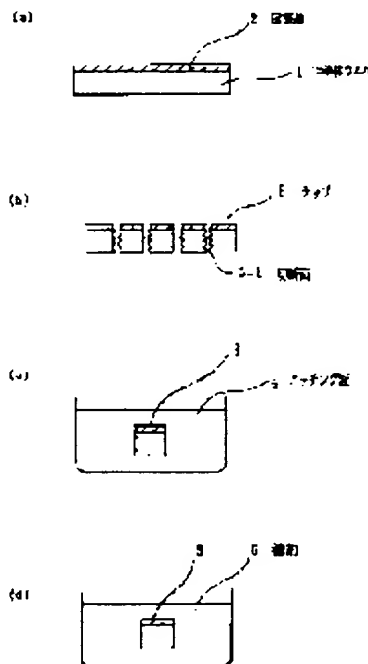
Priority number: 05256818 Priority date: 14.10.1993 Priority country: JP

(54) DICING OF SEMICONDUCTOR WAFER AND ITS DEVICE

(57)Abstract:

PURPOSE: To provide a dicing method for splitting a semiconductor wafer into a plurality of chips and the dicing device.

CONSTITUTION: A semiconductor wafer dicing technique, which cuts a semiconductor wafer 1 into each individual device, comprises a step of forming a protective film 2 on the wafer 1, a step of cutting the wafer 1 by a dicing blade, a step of etching chemically cut surfaces 3-1 of cut chips 3 and a step of removing the film 2.



Japanese Laid-Open Patent Application No. 161665/1995
(Tokukaihei 7-161665) (Published on June 23, 1995)

(A) Relevance to claim

The following is a translation of passages related to claim 1 of the present invention.

(B) Translation of the relevant passages

[EMBODIMENTS]

(Embodiment 1) Fig. 1 is an explanatory drawing that shows processes of the present invention; and Fig. 1(a) shows a process for forming a protective film, Fig. 1(b) shows a process for cutting a semiconductor wafer, Fig. 1(c) shows a process for etching the cut face of a chip, and Fig. 1(d) shows a process for removing the protective film. Fig. 2 is a schematic view that shows the structure of a dicing device, and Fig. 3 is a plan view that shows the surface of a semiconductor wafer that is to be cut.

[0010] (Process for forming a protective layer) Novolak resin is dropped onto the surface of the semiconductor wafer 1 so that this is rotated within the horizontal face so as to form a protective layer 2. The resin is used for protecting the semiconductor device circuit, and is transparent so as to allow confirmation of lines that indicate a dicing area.

[0011] (Process for cutting a semiconductor wafer) As illustrated in Fig. 2, a dicing blade 12 is provided as a cutting means for cutting the semiconductor wafer 1, and a wafer fixing table 13 is provided as a wafer fixing means for securing the semiconductor wafer 1. The dicing blade 12 is attached to the main shaft 16 of a main shaft head 15 that is supported by a supporting column 14. The supporting column 14 is vertically secured to a head 17 having a fixed structure, and the main shaft head 15 is allowed to move up and down in the vertical direction along the supporting column 14. Here, the main shaft 16 extends in the horizontal direction, and is rotated at a high speed.

[0012] Here, the wafer fixing table 13, which is attached to the upper surface of the head 17, is allowed to move straight along two axes that are orthogonal to each other in horizontal directions. Moreover, the upper surface of the wafer fixing table 13 forms a horizontal wafer securing face 18 so that the face 18 is allowed to rotate in forward and reverse directions centered on an axis line in the vertical direction. The semiconductor wafer 1 is secured onto the wafer securing face 18 by means of vacuum suction, preferably in a state where it is affixed to the dicing tape 19.

[0013] Moreover, the dicing device 10 of the present

embodiment is provided with a CCD camera 20 that is an image pick-up means for picking up an image of the surface of the semiconductor wafer 1, at a lower portion of the main shaft head 16. The CCD camera 20 is capable of picking up an image of an area adjacent to the dicing blade 12. Here, the CCD camera 20 is connected to a computer 22 serving as an image-processing means through an A/D converter 21. Analog information of an image, picked up by the CCD camera 20, is digitized by the A/D converter 21, and then inputted to the computer 22. The computer 22 carries out an image-processing operation on the inputted image information in accordance with a suitable algorithm so that the position of a cut line can be detected. The positional information of the cut line detected by the computer 22 is inputted to a controller (control means) 23 that controls the rotation of the dicing blade 12, the up and down movements of the main shaft head 15 and the movement in the horizontal direction of the wafer securing table 13; thus, the semiconductor wafer 1 is cut along the corresponding cut line. With this device, the semiconductor wafer 1, controlled by the controller 23, is automatically cut along the center line of a scribe line S, and divided into a plurality of chips 3.

[0014] (Process for chemically etching the cut face of a

chip) When a semiconductor wafer is cut by the dicing blade, fine irregularities occur on the cut face 3-1, and machining distortions also occur thereon. Upon dicer test, cracks occur from these irregularities, and these cracks are developed by the machining distortions. Therefore, the chip 3 after the dicing process is immersed in an etchant 4 so that the machining-affected layer is removed so as to form a smooth surface.

[0015] With respect to the etchant, a sulfuric-acid-based solution ($\text{H}_2\text{SO}_4 + \text{H}_2\text{O} + \text{H}_2\text{O}$) or an ammonia-based solution ($\text{NH}_4\text{OH} + \text{H}_2\text{O}_2 + \text{H}_2\text{O}$) is preferably used. Upon application of these solutions, the etching rate is virtually set to 1 $\mu\text{m}/\text{min}$, in which the affected layer can be removed in five minutes.

[0016] (Process for removing a protective film) The chip 3, cut as described above, is immersed in a solvent 5 such as acetone, and washed so that the protective film 2, which serves as resist, is removed.

[0017] In accordance with the above-mentioned processes, a wafer, made of GaAs, having a diameter of 3 inches is cut so as to form chips of 2 mm \times 2 mm. These chips were secured onto a substrate with a bonding agent, and this was subjected to a shearing test. As a result, any of these chips were separated at a load of 8 kg, thereby indicating stable shearing strength. In contrast, the

same test was carried out on chips that had not been subjected to etching after the dicing process, and many of these had cracks at a shearing force of 4 to 5 kg.

(10)日本特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許公開番号

特開平7-161665

(43)公開日 平成7年(1995)6月23日

(51)IntCl.⁴ H 01 L 21/30 1 技術表示箇所
H 01 L 21/30 S

審査請求 未請求 請求項の頁 6 O L (全 6 頁)

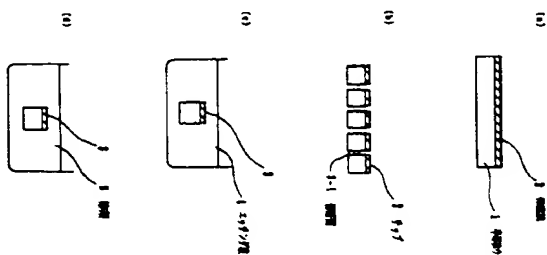
(21)出願番号	特開平5-279175	(71)出願人	000002130 住友電気工業株式会社 大阪府大阪市中央区北區西丁目6番33号
(22)出願日	平成6年(1993)11月9日	(72)発明者	徳重 豊 神奈川県横浜市保土ヶ谷町1番地 住友電 気工業株式会社横浜製作所内
(31)優先権主張番号	特開平5-258818	(74)代理人	弁護士 上代 啓司 (外2名)
(32)優先日	平5(1993)10月14日		
(33)優先権主張国	日本 (J P)		

(54)【発明の名称】 半導体ウエーハのダイシング方法及びその装置

(57)【要約】

【目的】 半導体ウエーハを複数のチップに分割するためのダイシング方法及びその装置に関する。

【構成】 半導体ウエーハを個々のダイシング板に固定する半導体ウエーハのダイシング技術に関し、前記半導体ウエーハの上に保護膜を形成する工程と、該半導体ウエーハをダイシングブレード12によって切断する工程と、切断されたチップの切断面3-1を化学エッチングする工程と、前記保護膜を除去する工程とを含む発明である。



【特許請求の範囲】

【請求項1】 半導体ウエーハを個々のダイシング板に固定する半導体ウエーハのダイシング方法であって、前記半導体ウエーハの上に保護膜を形成する工程と、該半導体ウエーハをダイシングブレードによって切断する工程と、切断されたチップの切断面を化学エッチングする工程と、前記保護膜を除去する工程とを含むことを特徴とする半導体ウエーハのダイシング方法。

【請求項2】 切断されたチップを保護膜エッチング液、又はアンモニア系エッチング液によってエッチングすることを特徴とする請求項1に記載の半導体ウエーハのダイシング方法。

【請求項3】 切断されたチップの切断面を5μm以上化学エッチングし、加工実質層を除去することを特徴とする請求項1又は2に記載の半導体ウエーハのダイシング方法。

【請求項4】 半導体ウエーハをウエーハ固定面に吸着固定し、ダイシングブレードによって個々のダイシング板に固定する半導体ウエーハのダイシング方法であって、前記ウエーハ固定面に直接接地し、かつ、前記ウエーハ固定面に発生する漏れ電圧を検知し、該電圧が規定値を超えるときにダイシング装置を電源から切り離し、前記半導体ウエーハを高電圧から保護することを特徴とする半導体ウエーハのダイシング方法。

【請求項5】 半導体ウエーハをウエーハ固定面に吸着固定し、ダイシングブレードによって個々のダイシング板に固定する半導体ウエーハのダイシング装置であって、前記ウエーハ固定面と大地とを電気的に接続する接地線と、前記ウエーハ固定面に発生する漏れ電圧を検知し、規定値を超えたときに出力する電圧検知装置と、前記出力によって作動するダイシング装置のスイッチとを備え、前記半導体ウエーハを高電圧から保護することを特徴とする半導体ウエーハのダイシング装置。

【発明の詳細な説明】

【0001】
【産業上の利用分野】 本発明は、半導体ウエーハを複数のチップに分割するためのダイシング方法及びその装置に関する。

【0002】

【従来の技術】 半導体ウエーハ上には多数のダイオードやフォトダイオード等の光ダイオード、あるいは電子ダイオードと光ダイオードを混合化した光電子集積回路等が形成され、この半導体ダイオードを個々のダイオード毎に分割するには、ダイシング装置を用いる。一般的なダイシング装置は、例えば特開平5-89763に示すように、水平方向に移動可能なウエーハ固定テーブルと、このウエーハ固定テーブルに固定された半導体ウエーハに対して鉛直方向に通過される高速回転可能なダイシングブレードとを備えており、コントロールによる制御下、ダイオード

間に形成されるスクライブラインの中心線上をダイシングブレードにより切断することにより半導体ウエーハを分割するよう構成されている。

【0003】

【発明が解決しようとする課題】 このような装置によって分割されたチップは、規定されている剪断角度に対して、十分満足する値が得られず、ダイシング試験で不良となる場合があった。また、半導体ウエーハに漏れ電圧が印加し、切断されたチップが絶縁破壊を起こす場合があった。そこで本発明は、かかる問題を解決した半導体ウエーハのダイシング方法を提案することを目的とする。

【0004】

【課題を解決するための手段】 本発明にかかる半導体ウエーハのダイシング方法は、半導体ウエーハを個々のダイシング板に固定する半導体ウエーハのダイシング方法であって、前記半導体ウエーハの上に保護膜を形成する工程と、該半導体ウエーハをダイシングブレードによって切断する工程と、切断されたチップの切断面を化学エッチングする工程と、前記保護膜を除去する工程とを含むことを特徴とする。

【0005】 上記の方法において、切断されたチップを保護膜エッチング液、又はアンモニア系エッチング液によってエッチングすること、また、切断面を5μm以上化学エッチングし、加工実質層を除去することが好適である。

【0006】 本発明にかかる第2のダイシング方法は、半導体ウエーハをウエーハ固定面に吸着固定し、ダイシングブレードによって個々のダイシング板に固定する半導体ウエーハのダイシング方法であって、前記ウエーハ固定面を直接接地し、かつ、前記ウエーハ固定面に発生する漏れ電圧を検知し、該電圧が規定値を超えるときにダイシング装置を電源から切り離し、前記半導体ウエーハを高電圧から保護することを特徴とする。

【0007】 また、本発明にかかる半導体ウエーハのダイシング装置は、半導体ウエーハをウエーハ固定面に吸着固定し、ダイシングブレードによって個々のダイシング板に固定する半導体ウエーハのダイシング装置であって、前記ウエーハ固定面と大地とを電気的に接続する接地線と、前記ウエーハ固定面に発生する漏れ電圧を検知し、規定値を超えたときに出力する電圧検知装置と、前記出力によって作動するダイシング装置のスイッチとを備え、前記半導体ウエーハを高電圧から保護することを特徴とする。

【0008】

【作用】 半導体ウエーハをダイシングブレードによって切断すると、切断面には漏れ電圧が生じ、さらに加工歪みを起こしている。ダイシング試験に際して、この漏れ電圧が起点となって割れが生じ、さらに加工歪みによって促進される。これに対して、本発明にかかる半導体ウエーハ

ハのダイシツグ方法は、ダイシツグ後のチップをエッチング液に浸せし加工装置は除去され、平滑で真正な側面となるので、真跡位置に高いチップが得られる。また、半導体ウエーハをダイシツグレベルによって切断すると電線等からの漏れ電圧が半導体ウエーハに印加されることがあっても、ウエーハ固定面を接地しており、かつ、ウエーハ固定面に規定以上の電圧が印加されるとダイシツグ装置の電線を切り断すので半導体ウエーハを高電圧から保護することができ、

【0009】

【実施例】以下、図1を参照して本発明の実施例を説明する。

【実施例1】図1は本発明の工程を説明する図であり、図1(a)は保護膜を形成する工程、図1(b)は半導体ウエーハを切断する工程、図1(c)はチップの切断面をエッチングする工程、図1(d)は保護膜を除去する工程を示す図である。図2はダイシツグ装置の構成を示す概略図、図3は切断する半導体ウエーハの表面を示す平面図である。

【0010】(保護膜を形成する工程) 半導体ウエーハ1の表面に、ボウツグ樹脂を塗布し、これを水平面内で所定して保護膜2を形成する。樹脂は半導体ウエーハの両面を保護する外にダイシツグエッチングを示すために設けられたダイスを透過するために透明である。

【0011】(半導体ウエーハを切断する工程) 図2において、半導体ウエーハ1を切断する切断手段としてダイシツグレベル12を有し、また、半導体ウエーハ1を固定するためのウエーハ固定手段としてウエーハ固定テーブル13を有している。ダイシツグレベル12は、支持コラム14に支持された主軸ヘッド15の主軸16に設けられている。支持コラム14は、固定構造であるベッ17に固定向きとなるように固定されており、主軸ヘッド15は支持コラム14に沿って鉛直方向に上下動される。又、主軸16は水平方向に旋回、高回転される。

【0012】一方、ウエーハ固定テーブル13はベッ17の上面に取り付けられており、直に直交する水平方向の2軸に沿って直交移動となっている。また、ウエーハ固定テーブル13の上面は水平なウエーハ固定面18となっており、この面18は鉛直方向の軸線を中心として正逆両方向に回転可能となっている。ウエーハ固定面18には、半導体ウエーハ1が、好ましくはダイシツグテーブル19に貼り付けられた状態で真空吸着により固定される。

【0013】更に、この実施例のダイシツグ装置10は、主軸ヘッド15の下側に、半導体ウエーハ1の表面を研磨する研磨手段であるCCDカメラ20を備えている。このCCDカメラ20はダイシツグレベル12に移動する領域を移動することができ、また、CCDカメラ20は、A/D変換器21を介して、画像処理手段

であるコンピュータ22に接続されている。CCDカメラ20で撮影した画像のアナログ情報は、A/D変換器21によりデジタル化され、コンピュータ22に入力される。コンピュータ22は、入力された画像情報を適当なアルゴリズムに従って画像処理し、切断ラインの位置を検出することができ、コンピュータ22にはより検出された切断ラインの位置情報は、ダイシツグレベル12の回転、主軸ヘッド15の上下動及びウエーハ固定テーブル13の水平方向移動を制御するコントローラ(制御手段)23に入力され、その制御ラインによって半導体ウエーハ1を切断するようになっている。この装置により、半導体ウエーハ1はスクワイアライズ5の中心線上をコントローラ23に制御されて自動的に切断され、複数のチップ3...3に分断される。

【0014】(チップの切断面を化学エッチングする工程) 半導体ウエーハをダイシツグレベル12によって切断すると、切断面3-1には鋭い刃が生まれ、さらに加工強みを起こしている。ダイシツグ装置に關して、この刃の鋭点となって割れが生じ、さらに加工強みによって促進される。そこで、ダイシツグ後のチップ3をエッチング液4に浸せし、加工装置を除去して平滑な面を形成する。

【0015】エッチング液は酸液系(H_2 , SO_4 , H_2O_2 + H_2O), あるいはアモニア系(NH_3 , OH + H_2O_2 + H_2O)の溶液が適している。これらの溶液を用いた場合、エッチング速度は約1μm/minであり、約5分間で装置を除去することができ、

【0016】(保護膜を除去する工程) このように切断されたチップ3をアセトン等の溶剤5に浸せし、洗浄し、レジスタとしての保護膜2を除去する。

【0017】上記の工程に従って、直径3インチのGaAsのウエーハを切断し、2mm×2mmのチップを作製した。このチップを溶剤5によって系統に固定して剪断試験を行なった。その結果、これらのチップはいずれも略8μmで割離し、安定した真跡位置を示した。これに対して、ダイシツグ後、エッチングしないチップに対しても同様の試験を行なったところ、4〜5μmの剪断力で割れるものが多く現れた。

【0018】(実施例2) 図4は前記半導体ウエーハを切断する工程の改良にかかる構成を示す概略図である。実施例1で説明した工程に従ってウエーハ固定面18の上面に設置された半導体ウエーハ1をダイシツグレベル12によって切断した場合、ウエーハ固定テーブル13は可動機構となっており大地との間にオイルが介在するので電気的接触が完全でない。そのために、ダイシツグ装置10の電線ノイズその他の漏れ電圧がウエーハ固定面13に印加され、半導体ウエーハ1の地線を破壊することがある。

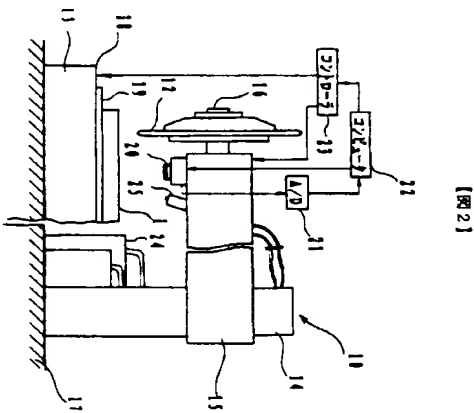
【0019】そこで、図示したようにウエーハ固定面13を絶縁性の被膜30で直接被覆すると同時に、ウエーハ固定面18とダイシツグ装置10の電線ノイズとの間に、例えば保安定バリアプレートのように一定電圧以上のトリガ電圧によって作動する電圧検知装置31を設け、ウエーハ固定面13に一定電圧以上の漏れ電圧が印加されたとき電圧検知装置31が作動し、スイッチ32を切断してダイシツグ装置10を停止させる。

【0020】通常、ウエーハ固定面13を接地することによって漏れ電圧の印加を1V以下に改善することができ、漏れ電圧の増加によってさらに防ぎきれないものがあり、この場合の対策として電圧検知装置31を設けることによって半導体ウエーハ1の地線破壊を完全に防ぐことができる。

【0021】

【発明の効果】以上説明したように、本発明にかかる半導体ウエーハのダイシツグ方法は、ダイシツグ後のチップをエッチング液に浸せし加工装置を除去するので、平滑で真正な側面を得ることができ、従って、真跡位置の高いチップが得られる。また、半導体ウエーハをダイシツグレベルによって切断するとき電線等からの漏れ電圧が半導体ウエーハに印加されても、ウエーハ固定面を接地しており、かつ、ウエーハ固定面に規定以上の電圧が印加されるとダイシツグ装置の電線を切り断すので半導体ウエーハを高電圧から保護することができ、

【図面の簡単な説明】
【図1】 本発明の工程を説明する図である。



【図2】

【図3】

【図2】 本発明に使用するダイシツグ装置の構成を示す概略図である。

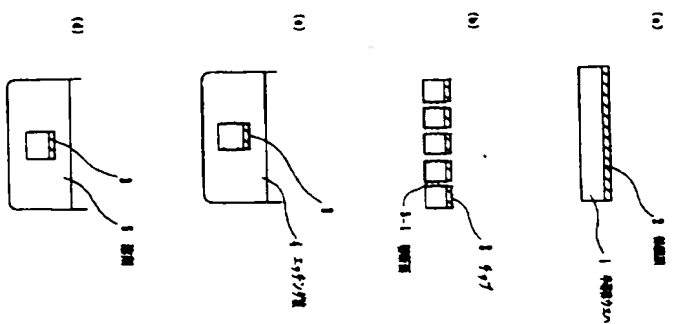
【図3】 切断する半導体ウエーハの表面を示す平面図である。

【図4】 半導体ウエーハを切断する工程の改良にかかる構成を示す概略図である。

【符号の説明】

- 1 : 半導体ウエーハ
- 2 : 保護膜
- 3 : チップ
- 3-1 : 切断面
- 4 : エッチング液
- 5 : 溶剤
- 10 : ダイシツグ装置
- 11 : ダイシツグレベル
- 12 : ウエーハ固定面
- 13 : 主軸ヘッド
- 14 : ウエーハ固定面
- 15 : CCDカメラ
- 16 : A/D変換器
- 17 : コンピュータ
- 18 : 研磨装置
- 19 : 洗浄水噴射ノズル
- 20 : 接地線
- 21 : 電圧検知装置
- 22 : スイッチ

【図1】



【図4】

